

BEST AVAILABLE COPY

AB

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-206703

(43)Date of publication of application : 13.08.1993

(51)Int.Cl.

H01P 1/185

(21)Application number : 04-015024

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 30.01.1992

(72)Inventor : IYAMA YOSHITADA

ITO KENJI

SHIMOZAWA MITSUHIRO

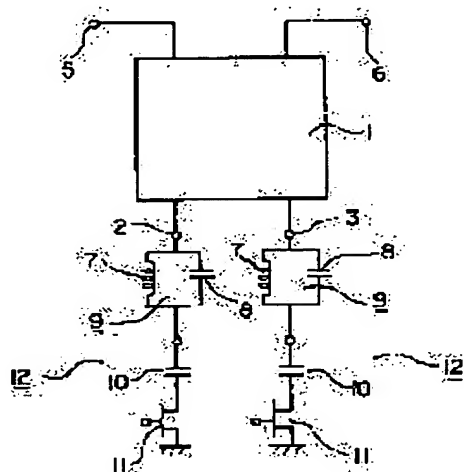
URASAKI SHUJI

(54) SEMICONDUCTOR PHASE SHIFTER

(57)Abstract:

PURPOSE: To improve the broad band processing and the mass-productivity of a semiconductor phase shifter and to attain high-frequency processing of the phase shifter.

CONSTITUTION: A circuit 9 composed of the parallel connection of a capacitor 8 and an inductor 7 so as to obtain an inductive reactance in order to improve the high-frequency characteristic is provided between a hybrid circuit 1 and an impedance variable circuit employing a semiconductor element 11. A field effect transistor(TR) is employed as a semiconductor element being a component of the impedance variable circuit to attain the high-frequency processing and to improve the mass-productivity and a capacitor is loaded in parallel with the field effect TR.



LEGAL STATUS

[Date of request for examination] 20.06.1996

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2943480

[Date of registration] 25.06.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-206703

(43)公開日 平成5年(1993)8月13日

(51) Int.Cl.⁵

識別記号

庫内整理番号

FI

技術表示箇所

H O 1 P 1/185

審査請求 未請求 請求項の数 3 (全 8 頁)

(21)出願番号 特願平4-15024

(22)出願日 平成4年(1992)1月30日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 發明者 伊山 義忠

鎌倉市大船五丁目1番1号 三菱電機株式
会社電子システム研究所内

(72)発明者 伊東 健治

鎌倉市大船五丁目1番1号 三菱電機株式
会社電子システム研究所内

(72) 發明者 下沢 充弘

鎌倉市大船五丁目1番1号 三菱電機株式
会社電子システム研究所内

(74)代理人 弁理士 高田 守

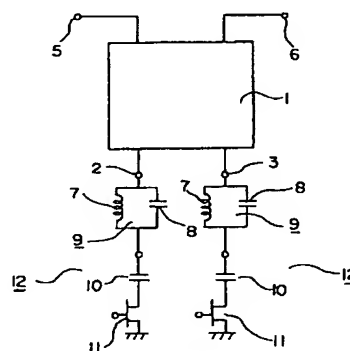
最終頁に続く

(54)【発明の名称】 半導体移相器

(57) 【要約】 (修正有)

【目的】 半導体移相器の広帯域化、量産の向上および高周波数化を図る。

【構成】 高域特性の改善のために、誘導性リアクタンスを呈するようにキャパシタ8とインダクタ7とを並列接続してなる回路9を、ハイブリッド回路1と半導体素子11を用いてなるインピーダンス可変の回路との間に設けた。低域特性の改善のために、半導体素子を用いてなるインピーダンス可変の回路に抵抗が並列接続されるようにした。高周波数化、および量産性の向上のためには、インピーダンス可変の回路を構成する半導体素子として電界効果トランジスタを用い、かつ、上記電界効果トランジスタと並列にキャパシタを装荷した。



- 1: ハイブリッド回路
- 2: 第一の出力端子
- 3: 第二の出力端子
- 5: 入力端子
- 6: 第三の出力端子
- 7: インプクツ
- 8: 第一のキャパシタ
- 9: 回路
- 10: 第二のキャパシタ
- 11: 第一の電界効果トランジスタ
- 12: 反射値相可変回路

【特許請求の範囲】

【請求項1】 ハイブリッド回路と、上記ハイブリッド回路の第一の出力端子と第二の出力端子にそれぞれ一端が接続され、誘導性リアクタンスを呈するようにキャパシタとインダクタとを並列接続してなる回路と、上記それぞれの回路の他端に接続され、バイアス電圧によりインピーダンス可変の半導体素子を用いてなるインピーダンス可変回路と、上記半導体素子にバイアス電圧を印加するバイアス手段とを備えたことを特徴とする半導体移相器。

【請求項2】 ハイブリッド回路と、上記ハイブリッド回路の第一の出力端子と第二の出力端子にそれぞれ一端が接続され、バイアス電圧によりインピーダンス可変の半導体素子とキャパシタを有する第一のブランチとバイアス電圧によりインピーダンス可変の半導体素子と抵抗を有する第二のブランチとの並列接続でなり、上記半導体素子を低インピーダンスとするバイアス状態で上記第一のブランチがキャパシタ、第二のブランチが上記抵抗と等価となるインピーダンス可変回路と、上記半導体素子にバイアス電圧を印加するバイアス手段とを備えたことを特徴とする半導体移相器。

【請求項3】 ハイブリッド回路の第一の出力端子と第二の出力端子にバイアス電圧によりインピーダンス可変の半導体素子を用いてなるインピーダンス可変回路をそれぞれ電気的に接続してなる半導体移相器において、上記半導体素子としてゲート電極以外の電極を接地した電界効果トランジスタを用い、上記電界効果トランジスタのゲート電極にバイアス電圧を印加するバイアス手段を有し、上記電界効果トランジスタのドレインとソース間にキャパシタを接続したことを特徴とする半導体移相器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、半導体移相器に係わり、特に、半導体移相器の広帯域化および高周波化に関するものである。

【0002】

【従来の技術】 図16は、たとえばS. HOPFER, "Analog Phase Shifter for 8-18 GHz" MICROWAVE JOURNAL, March, 1979 PP. 48-50に示された、従来の半導体移相器の構成の一例を示す等価回路図である。図において、ハイブリッド回路1の第一の出力端子2と第二の出力端子3とにはそれぞれ一端を接地したバラクタダイオード4が接続されている。バラクタダイオード4には、外部よりバイアスが印加されるが、ここではそのためのバイアス回路等は図示を省略している。

【0003】 次に動作について説明する。入力端子5より入射した信号は等分配されて第一の出力端子2と第二

の出力端子3に現れ、ダイオード4により反射されて第三の出力端子6に現れる。この際に、バラクタダイオード4に印加するバイアスを変化させると、バラクタダイオード4の呈するインピーダンスが変化してインピーダンス可変の回路として機能する。この結果、2つのバラクタダイオード4に印加するバイアスを同時に変化させると、これらのバラクタダイオード4より反射されて第三の出力端子6に現れる信号の位相が変化して移相器として動作させることができる。

10 【0004】 図17は、動作をさらに詳細に説明するための等価回路図である。バラクタダイオード4には逆バイアスを印加して使用するが、この際のバラクタダイオード4の抵抗成分は十分小さいので、バラクタダイオード4は等価的にキャパシタであらわすことができる。そこで、ここでは、印加バイアスを変化させた場合のバラクタダイオード4をそれぞれキャパシタC1、C2とであらわしている。

20 【0005】 図18は、 $C1 > C2$ として、中心周波数で所要の移相量 Φ を実現するようにC1、C2を選んだ場合に、C1、C2が呈する反射係数 $\Gamma1$ 、 $\Gamma2$ を示したものである。 $\Gamma1$ の移相 $\theta1$ と $\Gamma2$ の移相 $\theta2$ との差が Φ である。次に、 $\Gamma1$ 、 $\Gamma2$ の周波数特性を考える。中心周波数より低域側に周波数が変化する場合についてまず述べる。低い周波数ではC1、C2とが呈するインピーダンスはともに高インピーダンスとなり位相が進む。この際、 $\theta1$ の変化が $\theta2$ の変化より大きい結果、低域においてC1、C2が呈する反射係数 $\Gamma1L$ 、 $\Gamma2L$ は、それぞれ図19に示すようになり、移相量 ΦL は Φ より小さくなる。一方、中心周波数より高域側に周波数が変化する場合には、C1、C2とが呈するインピーダンスはともに低インピーダンスとなり、かつ、 $\theta1$ の変化が $\theta2$ の変化より小さい結果、高域でC1、C2が呈する反射係数 $\Gamma1h$ 、 $\Gamma2h$ はそれぞれ図19に示すようになる。この場合にも、移相量 Φh は Φ より小さい。この結果、従来のこの種の移相器の移相量の周波数特性は図20に示すように広帯域な場合に帯域内での移相量変化の大きな単峰性の特性となる。また、半導体素子としてバラクタダイオードを用いるために固有の半導体プロセスが必要であることから、電界効果トランジスタ等の増幅機能を有する素子を用いる増幅器と一体に形成することができず、量産化を阻む要因となっていた。

【0006】

【発明が解決しようとする課題】 従来の半導体移相器は以上のように構成されているので、移相量の周波数特性が単峰性となり、動作帯域が広い場合には帯域の高域、低域の両端付近で移相量が急激に減少し、移相量誤差が増大する問題があった。また、量産性向上のために、バラクタダイオードに変えて増幅器と同一のプロセスで形成できる電界効果トランジスタを用いる場合には、バラクタダイオードに比べて適切な容量を実現しにくい問題

点があった。また、高周波に適した不要な寄生リアクタンスの小さい小形の電界効果トランジスタを使用できないという問題があった。さらに、電界効果トランジスタでは、インピーダンス変化に伴う抵抗変化が大きいため、損失変動が大きい問題があった。

【0007】この発明は上記のような問題点を解決するためになされたもので、半導体移相器の広帯域化を目的とする。また、半導体移相器の量産性の向上、および、高い周波数まで良好な性能を備えた半導体移相器を得ることを目的とする。

【0008】

【課題を解決するための手段】この発明の請求項1の半導体移相器は、ハイブリッド回路と、上記ハイブリッド回路の第一の出力端子と第二の出力端子にそれぞれ一端が接続され、誘導性リアクタンスを呈するようにキャパシタとインダクタとを並列接続してなる回路と、上記それぞれの回路の他端に接続され、バイアス電圧によりインピーダンス可変の半導体素子を用いてなるインピーダンス可変回路と、上記半導体素子にバイアス電圧を印加するバイアス手段とを備えたものである。また、この発明の請求項2の半導体移相器は、ハイブリッド回路と、上記ハイブリッド回路の第一の出力端子と第二の出力端子にそれぞれ一端が接続され、バイアス電圧によりインピーダンス可変の半導体素子とキャパシタを有する第一のブランチとバイアス電圧によりインピーダンス可変の半導体素子と抵抗を有する第二のブランチとの並列接続でなり、上記半導体素子を低インピーダンスとするバイアス状態で上記第一のブランチがキャパシタ、第二のブランチが上記抵抗と等価となるインピーダンス可変回路と、上記半導体素子にバイアス電圧を印加するバイアス手段とを備えたものである。この発明の請求項3の半導体移相器は、ハイブリッド回路の第一の出力端子と第二の出力端子にバイアス電圧によりインピーダンス可変の半導体素子を用いてなるインピーダンス可変回路をそれぞれ電気的に接続してなる半導体移相器において、上記半導体素子としてゲート電極以外の一電極を接地した電界効果トランジスタを用い、上記電界効果トランジスタのゲート電極にバイアス電圧を印加するバイアス手段を有し、上記電界効果トランジスタのドレインとソース間にキャパシタを接続したものである。

【0009】

【作用】請求項1の発明においては、高い周波数で、誘導性のリアクタンスが容量性のリアクタンスに直列装荷されるため、原理的な反射位相の変化範囲を従来の180度から360度に拡大できる。この結果、高い周波数での移相量の減少を押さえることができ、広帯域化を図ることができる。また、請求項2の発明においては、比較的位相の遅れる状態において、インピーダンス可変の回路と並列に抵抗を装荷することにより、この状態におけるインピーダンスが低下してさらに位相が遅れる。こ

の結果、この抵抗装荷による影響の大きい低い周波数において移相量の減少を押さえることができ、広帯域化を図ることができる。また、請求項3の発明においては、不要な寄生リアクタンスの小さい小形の電界効果トランジスタが使用可能となる結果、高い周波数まで良好な性能を実現できる。

【0010】

【実施例】実施例1. 図1はこの発明の一実施例を示す回路構成図である。結合線路形ハイブリッド等のハイブリッド回路1の第一の出力端子2と第二の出力端子3とには、誘導性リアクタンスを呈するようにインダクタ7と第一のキャパシタ8とを並列接続してなる回路9が接続されている。上記回路9にはさらに、第二のキャパシタ10を介して、第一の電界効果トランジスタ11のドレインが接続されている。第一の電界効果トランジスタ11のソースは接地されており、ゲートにはバイアス回路（図示せず）を介してバイアスを印加する構成である。ここで、回路9、第二のキャパシタ10、および第一の電界効果トランジスタ11とからなり、第一の出力端子2と第二の出力端子3とに装荷される回路を、反射移相可変回路12と呼ぶ。

【0011】次に動作について説明する。図2、図3は図1に回路構成を示した半導体移相器の動作を説明するための等価回路図である。第一の電界効果トランジスタ11のゲートに印加するバイアス電圧を0Vとピンチオフ電圧とに切り替えることにより、第一の電界効果トランジスタ11のドレイン、ソース間を抵抗とキャパシタとに切り替えることができる。この抵抗、キャパシタをそれぞれ R_a 、 C_a と表す。ここで、抵抗 R_a の大きさが第二のキャパシタ10の呈するインピーダンスに比べて十分小さいとするとこの抵抗は無視できるので、第二のキャパシタ10は直接接地されると考えてよい。したがって、印加バイアスが0Vの場合には、回路9には第二のキャパシタ10が装荷される。一方、印加バイアスがピンチオフ電圧の場合には、回路9には第二のキャパシタ10と第一の電界効果トランジスタ11が呈する等価的なキャパシタ C_a とが直列に装荷される。この結果、第一の出力端子2と第二の出力端子3とに装荷される反射位相可変回路12は、第一の電界効果トランジスタ11への印加バイアスを変えることによりインピーダンス可変の回路として機能して、移相器の位相を変化させることができる。

【0012】ついで、回路9の効果について述べる。図4に、インダクタとキャパシタを並列接続した回路9のリアクタンスの周波数特性を実線で示し、インダクタ単体のリアクタンスの周波数特性を破線で示す。図中 F_r は回路9の共振周波数である。回路9を用いることにより、低い周波数での誘導性リアクタンスをほとんど増加させることなく、 F_r 近傍の比較的高い周波数で大きな誘導性リアクタンスを実現できる。ここで、第二のキャ

バシタ10の容量を従来例で示したC1の容量と同一とし、第二のキャパシタ10とキャパシタCaとの直列容量を従来例で示したC2の容量と同一とするようにして、第二のキャパシタ10と第一の電界効果トランジスタ11を選ぶと、図2、図3に示した回路は図5に示す回路で表すことができる。一例として、このように回路定数を選んだ場合の、反射位相可変回路12の反射係数を図6に示す。帯域の中心周波数では回路9により直列に装荷される誘導性リアクタンスが小さいため、反射係数 Γ_1 、 Γ_2 は従来とほとんど同一となる。一方、高域においては、比較的大きな誘導性リアクタンスがC1、C2の呈する容量性リアクタンスに直列に装荷される。ここで、C1装荷の状態における反射係数 Γ_{1h} を誘導性とし、C2装荷の状態における反射係数 Γ_{2h} を容量性となるようにしてインダクタ7と第一のキャパシタ8との値を選んだ場合を図6中に示している。 Γ_{1h} の位相変化範囲が180度以上となる結果、移相量の減少が押さえられ、高域においても中心周波数と同程度の移相量が得られる。なお、周波数がさらに高くなった場合には、C1装荷とC2装荷の両状態での反射係数がともに誘導性になる結果、移相量は再び減少していき、回路9の共振周波数において第一の出力端子2と第二の出力端子が開放となって、移相量は零となる。したがって、この発明による移相器の移相量の周波数特性は図7の例に示すように双峰性となり従来の単峰性の場合に比べて広帯域となる。

【0013】実施例2。図8は、この発明により低域特性を改良した半導体移相器の一実施例を示す回路構成図である。ハイブリッド回路1の第一の出力端子2と第二の出力端子3とには、第二のキャパシタ10を介して、第一の電界効果トランジスタ11のドレインが接続されている。第一の電界効果トランジスタ11のソースは接地されており、ゲートにはバイアス回路（図示せず）を介してバイアスを印加する構成である。ハイブリッド回路1の第一の出力端子2と第二の出力端子3とには、さらに、R1で示す第一の抵抗13を介して、第二の電界効果トランジスタ14のドレインが接続されている。第二の電界効果トランジスタ14のソースは接地されており、さらにゲートにはバイアス回路（図示せず）を介してバイアスを印加する構成である。第二のキャパシタ10、第一の抵抗13、第一の電界効果トランジスタ11、第二の電界効果トランジスタ14とにより、反射位相可変回路12が構成される。

【0014】次に動作について説明する。図9は図8に示した回路構成図の動作を説明するための等価回路図である。第一の電界効果トランジスタ11、第二の電界効果トランジスタ14は先に述べたように、ゲートへの印加バイアスに応じてキャパシタと抵抗とに切り替わり、この抵抗値は移相量の変化に関しては無視できるほど小さい。したがって、R1で示す第一の抵抗13に直列接

続される第二の電界効果トランジスタ14が呈する容量が小さいとすると、第二の電界効果トランジスタ14は理想的なスイッチと考えることができる。したがって、たとえば第二のキャパシタ10と第一の電界効果トランジスタ11とを図5の説明におけるものと同一とすると、第二の電界効果トランジスタ14のゲートへの印加バイアスを切り替えることにより、第一の出力端子2と第二の出力端子3とに装荷される反射位相可変回路12を、キャパシタC1と抵抗R1の並列回路とキャパシタC2とに切り換えることができる。

【0015】ついで、第一の抵抗13の効果について述べる。図10に、キャパシタC1に抵抗R1を並列接続した回路の反射係数をキャパシタC1のみの反射係数とあわせて示す。図中、 Γ_{1L} 、 Γ_{2L} 、および Γ_{3L} は低域においてC1、C2、および、C1とR1との並列回路がそれぞれ呈する反射係数である。また、 Γ_1 、 Γ_2 、および Γ_3 は中心周波数においてC1、C2、および、C1とR1との並列回路がそれぞれ呈する反射係数である。低域ではキャパシタC1の呈するインピーダンスが比較的大きいため、C1とR1とを並列接続した回路の反射係数 Γ_{3L} はR1の影響を大きく受けて、キャパシタC1のみの場合に比べて位相が遅れる。この結果、抵抗R1がない場合に比べて移相量は増加する。一方、中心周波数ではキャパシタC1の呈するインピーダンスが小さくなるため、C1とR1とを並列接続した回路のインピーダンスは、キャパシタC1の呈するインピーダンスが支配的となって相対的に抵抗R1の影響が小さくなる。この結果、上記並列回路の反射係数 Γ_3 は Γ_1 とほとんど同一となり、抵抗R1による移相量の変化は小さい。さらに、高域では抵抗R1の影響はいっそう小さくなるため、移相量は抵抗R1がない場合とほとんど同一となる。したがって、この発明による移相器の移相量特性は、図11に示すように低域での移相量が大きくなって移相量変化がゆるやかとなり、従来に比べて広帯域化を図ることができる。

【0016】実施例3。上記実施例1では、反射位相可変回路12が、回路9、第二のキャパシタ10と、第一の電界効果トランジスタ11とを直列接続してなる構成を示した。しかし、これに限らず、図12に示すように、第一の電界効果トランジスタ11にさらに並列に第三のキャパシタ15を接続する構成として、第一の電界効果トランジスタ11の容量設定の自由度を増すような構成としても良い。

【0017】実施例4。また、上記実施例1では、第二のキャパシタ10と、第一の電界効果トランジスタ11とを直列接続した構成を示した。しかし、これに限らず、図13、図14に示すように、さらに並列に第四のキャパシタ16を接続して、不要な寄生リアクタンスの小さい小形な形状の第一の電界効果トランジスタ11を使用可能とし、高い周波数まで良好な性能を実現できる

構成としても良い。

【0018】実施例5。また、上記実施例1では、反射位相可変回路12が、第二のキャパシタ10と、第一の電界効果トランジスタ11とを直列接続してなる構成を示したが、これに限らず、図15に示すように、第一の電界効果トランジスタ11にさらに並列に第二の抵抗17を接続する構成として、第一の電界効果トランジスタ11のゲートに印加するバイアスを変えて抵抗とキャパシタとに切り替えた場合の損失変動を小さくする構成としても良い。

【0019】なお、上記実施例3、実施例4、実施例5では、実施例1で示した高域特性を改良した半導体移相器への適用例を示したが、これに限らず、実施例2で示した低域特性を改良した半導体移相器へも適用できることは言うまでもない。

【0020】

【発明の効果】以上のように請求項1の発明によれば、誘導性のリアクタンスが容量性のリアクタンスに直列装荷される構成とし、原理的な反射移相の変化範囲を従来の180度から360度に拡大したので、高域周波数での移相量の減少が抑制された広帯域な半導体移相器を得られる。また、請求項2の発明によれば、抵抗装荷により低域周波数でのインピーダンス可変回路のインピーダンスを低下させて位相をさらに遅らせる構成としたので、低域周波数での移相量の減少が抑制された広帯域な半導体移相器を得られる。さらに、請求項3の発明によれば、不要な寄生リアクタンスの小さい小形の電界効果トランジスタの使用を可能とする構成としたので、高い周波数まで良好な性能を備えた半導体移相器を得られる。

【図面の簡単な説明】

【図1】この発明の実施例1の回路構成図である。

【図2】この発明の実施例1の動作説明のための等価回路図である。

【図3】この発明の実施例1の動作説明のための等価回路図である。

【図4】この発明の実施例1の動作説明のためのリアクタンス特性図である。

【図5】この発明の実施例1の動作説明のための等価回路図である。

【図6】この発明の実施例1の反射位相可変回路の反射係数を示す特性図である。

【図7】この発明の実施例1の移相量を示す特性図である。

【図8】この発明の実施例2の回路構成図である。

【図9】この発明の実施例2の動作説明のための等価回路図である。

【図10】この発明の実施例2の装荷抵抗の効果を示すための特性図である。

【図11】この発明の実施例2の移相量を示す特性図である。

10 【図12】この発明の実施例3の回路構成図である。

【図13】この発明の実施例4の回路構成図である。

【図14】この発明の実施例4の実施例3への適用を示す回路構成図である。

【図15】この発明の実施例5の回路構成図である。

【図16】従来の半導体移相器の回路構成図である。

【図17】従来の半導体移相器の動作説明のための等価回路図である。

【図18】従来の半導体移相器の動作説明のための特性図である。

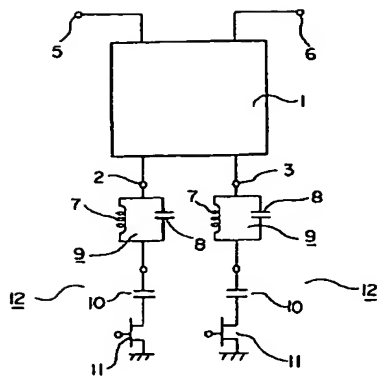
20 【図19】従来の半導体移相器の動作説明のための特性図である。

【図20】従来の半導体移相器の移相量を示す特性図である。

【符号の説明】

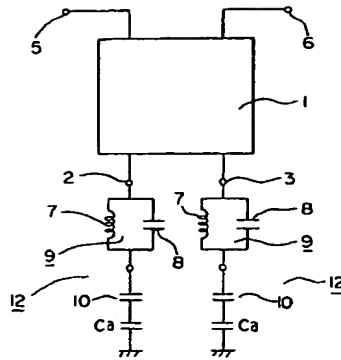
- 1 ハイブリッド回路
- 2 第一の出力端子
- 3 第二の出力端子
- 4 バラクタダイオード
- 5 入力端子
- 30 6 第三の出力端子
- 7 インダクタ
- 8 第一のキャパシタ
- 9 回路
- 10 第二のキャパシタ
- 11 第一の電界効果トランジスタ
- 12 反射位相可変回路
- 13 第一の抵抗
- 14 第二の電界効果トランジスタ
- 15 第三のキャパシタ
- 40 16 第四のキャパシタ
- 17 第二の抵抗

【図1】

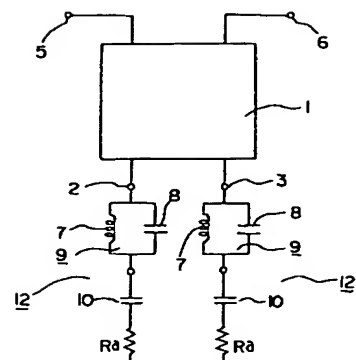


- 1: ハイブリッド回路
 2: 第一の出力端子
 3: 第二の出力端子
 5: 入力端子
 6: 第三の出力端子
 7: インダクタ
 8: 第一のキャパシタ
 9: 回路
 10: 第二のキャパシタ
 11: 第一の電界効果トランジスタ
 12: 反射位相可変回路

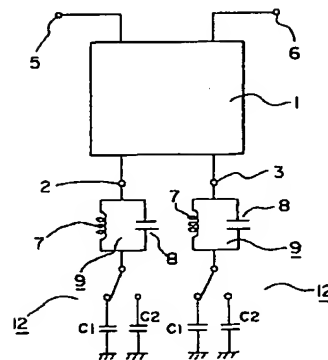
【図2】



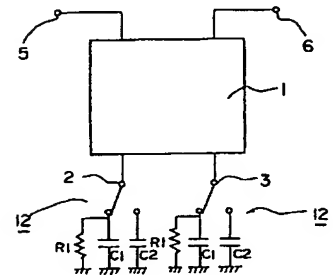
【図3】



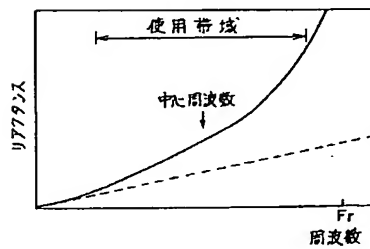
【図5】



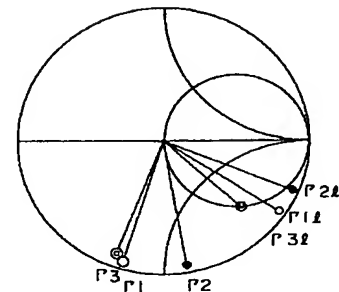
【図9】



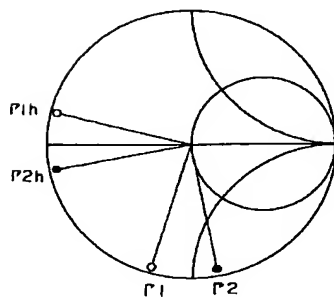
【図4】



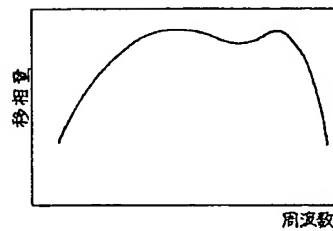
【図10】



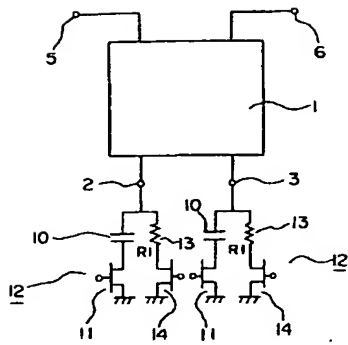
【図6】



【図7】

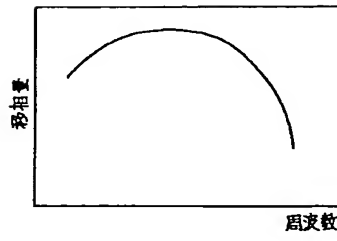


【図8】

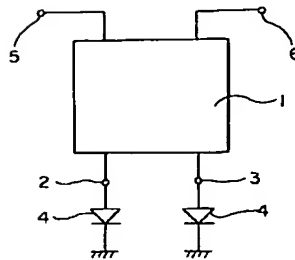


- 1: ハイブリッド回路
 2: 第一の出力端子
 3: 第二の出力端子
 5: 入力端子
 6: 第三の出力端子
 10: 第二のキャパシタ
 11: 第一の電界効果トランジスタ
 12: 反射位相可変回路
 13: 第一の抵抗
 14: 第二の電界効果トランジスタ

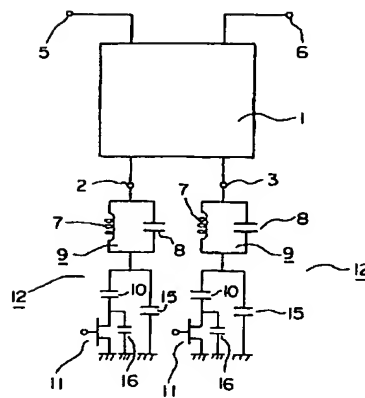
【図11】



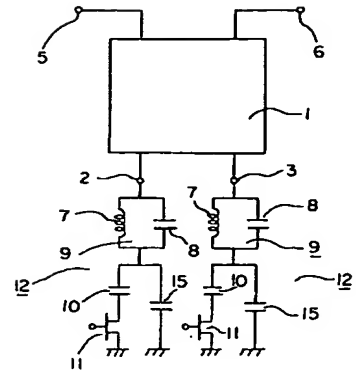
【図16】



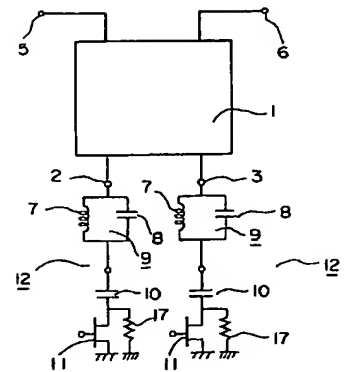
【図14】



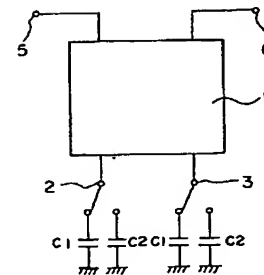
【図12】



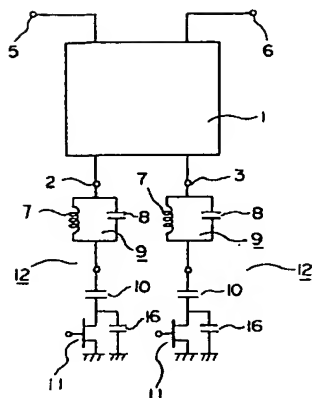
【図15】



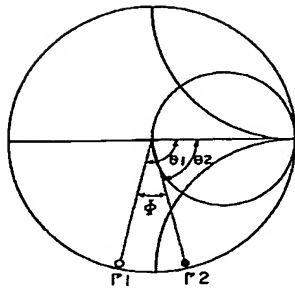
【図17】



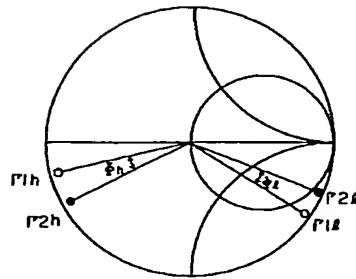
【図13】



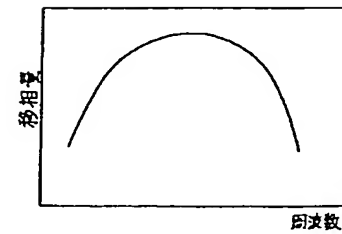
【図18】



【図19】



【図20】



【手続補正書】

【提出日】平成5年2月15日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正内容】

【0010】

【実施例】実施例1. 図1はこの発明の一実施例を示す回路構成図である。結合線路形ハイブリッド等のハイブリッド回路1の第一の出力端子2と第二の出力端子3とは、誘導性リアクタンスを呈するようにインダクタ7*

*と第一のキャパシタ8とを並列接続してなる回路9が接続されている。上記回路9にはさらに、第二のキャパシタ10を介して、第一の電界効果トランジスタ11のドレインが接続されている。第一の電界効果トランジスタ11のソースは接地されており、ゲートにはバイアス回路（図示せず）を介してバイアスを印加する構成である。ここで、回路9、第二のキャパシタ10、および第一の電界効果トランジスタ11とからなり、第一の出力端子2と第二の出力端子3とに装荷される回路を、反射位相可変回路12と呼ぶ。

フロントページの続き

(72)発明者 浦崎 修治

鎌倉市大船五丁目1番1号 三菱電機株式会社
 会社電子システム研究所内

*** NOTICES ***

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The semi-conductor phase shifter characterized by having a hybrid circuit, the circuit which carries out parallel connection of a capacitor and the inductor, and becomes so that an end may be connected to the first output terminal and second output terminal of the above-mentioned hybrid circuit, respectively and inductive reactance may be presented, the impedance adjustable circuit which is connected to the other end of the circuit of each above, and comes to use an impedance adjustable semiconductor device with bias voltage, and a bias means to impress bias voltage to the above-mentioned semiconductor device.

[Claim 2] An end is connected to the first output terminal and second output terminal of a hybrid circuit and the above-mentioned hybrid circuit, respectively. It becomes by the parallel connection of the first branch which has impedance adjustable a semiconductor device and a capacitor with bias voltage, and the second branch which has an impedance adjustable semiconductor device and resistance with bias voltage. The semi-conductor phase shifter characterized by having the impedance adjustable circuit where the first branch of the above becomes equivalent [a capacitor and the second branch] to the above-mentioned resistance in the state of the bias which makes the above-mentioned semiconductor device low impedance, and a bias means to impress bias voltage to the above-mentioned semiconductor device.

[Claim 3] The semi-conductor phase shifter characterized by to have a bias means impress bias voltage to the gate electrode of the above-mentioned field-effect transistor using the field-effect transistor which grounded one electrode other than a gate electrode as the above-mentioned semiconductor device in the semi-conductor phase shifter which comes electrically to connect the impedance adjustable circuit which comes to use an impedance adjustable semiconductor device for the first output terminal and second output terminal of a hybrid circuit with bias voltage, respectively, and to connect a capacitor with the drain of the above-mentioned field-effect transistor between the sources.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] Especially this invention relates to broadband-izing and RF-izing of a semi-conductor phase shifter with respect to a semi-conductor phase shifter.

[0002]

[Description of the Prior Art] Drawing 16 is for example, S.HOPFER and "Analog. Phase Shifter for 8-18 GHz" MICROWAVE JOURNAL, March, 1979 It is the representative circuit schematic showing an example of the configuration of the conventional semi-conductor phase shifter shown in PP.48-50. In drawing, the varactor diode 4 which grounded the end, respectively is connected to the first output terminal 2 and second output terminal 3 of a hybrid circuit 1. Although bias is impressed to varactor diode 4 from the exterior, as for the bias circuit for it etc., illustration is omitted here.

[0003] Next, actuation is explained. From an input terminal 5, equipartition of the signal which carried out incidence is carried out, and it appears in the first output terminal 2 and second output terminal 3, and it is reflected by diode 4 and it appears in the third output terminal 6. In this case, if the bias impressed to varactor diode 4 is changed, the impedance which varactor diode 4 presents will change and it will function as an impedance adjustable circuit. Consequently, if the bias impressed to two varactor diodes 4 is changed to coincidence, the phase of the signal which is reflected from such varactor diodes 4 and appears in the third output terminal 6 can change, and it can be made to operate as a phase shifter.

[0004] Drawing 17 is a representative circuit schematic for explaining actuation to a detail further. Although it is used impressing a reverse bias to varactor diode 4, since the resistance component of the varactor diode 4 in this case is small enough, varactor diode 4 can be expressed with a capacitor equivalent. So, the varactor diode 4 at the time of changing impression bias is expressed with capacitors C1 and C2 here, respectively.

[0005] Drawing 18 shows the reflection coefficients γ_1 and γ_2 which C1 and C2 present, when C1 and C2 are chosen so that the amount ϕ of phase shifts necessary with center frequency may be realized as $C1 > C2$. A difference with the phase shift θ_2 of the phase shifts θ_1 and γ_2 of γ_1 is ϕ . Next, the frequency characteristics of γ_1 and γ_2 are considered. The case where a frequency changes to a low-pass side from center frequency is described first. On a low frequency, both the impedances that C1 and C2 present turn into a high impedance, and a phase progresses. Under the present circumstances, reflection coefficient γ_{1L} which C1 and C2 present in low-pass a result with a larger change of θ_1 than change of θ_2 and γ_{2L} . It comes to be shown in drawing 19, respectively, and is amount of phase shifts ϕ_{1L} . It becomes smaller than ϕ . On the other hand, when a frequency changes to a high region side from center frequency, it comes to be shown in drawing 19, respectively reflection coefficient γ_{1h} which both the impedances that C1 and C2 present turn into low impedance, and C1 and C2 present in a high region a result with a change of θ_1 smaller than change of θ_2 , and γ_{2h} . Also in this case, amount of phase shifts ϕ_{1h} is smaller than ϕ . Consequently, as shown in drawing 20, the frequency characteristics of the amount of phase shifts of this conventional kind of phase shifter turn into the monophasic property that the amount change of phase shifts in a band is big, when a broadband. Moreover, since the semi-conductor process of a

proper was required in order to use varactor diode as a semiconductor device, it could not form in the amplifier and one using the component which has magnification functions, such as a field-effect transistor, but had become the factor which obstructs fertilization.

[0006]

[Problem(s) to be Solved by the Invention] Since the conventional semi-conductor phase shifter was constituted as mentioned above, the frequency characteristics of the amount of phase shifts turned into monophasic, when a band of operation was large, the amount of phase shifts decreased rapidly the high region of a band, and near low-pass both ends, and there was a problem on which the amount error of phase shifts increases. Moreover, when the field-effect transistor which changes into varactor diode and can be formed in the same process as an amplifier a sake [on a mass-production disposition] was used, there was a trouble of being hard to realize suitable capacity compared with varactor diode. Moreover, there was a problem that the small small field-effect transistor of the unnecessary parasitism reactance suitable for high frequency could not be used. Furthermore, in a field-effect transistor, since the resistance change accompanying impedance change was large, there was a problem that loss fluctuation was large.

[0007] This invention was made in order to solve the above troubles, and it aims at broadband-ization of a semi-conductor phase shifter. Moreover, it aims at obtaining the semi-conductor phase shifter equipped with the improvement in the mass-production nature of a semi-conductor phase shifter, and the engine performance good to a high frequency.

[0008]

[Means for Solving the Problem] It connects with the other end of a hybrid circuit, the circuit which carries out parallel connection of a capacitor and the inductor, and becomes so that an end may be connected to the first output terminal and second output terminal of the above-mentioned hybrid circuit, respectively and inductive reactance may be presented, and the circuit of each above, and the semi-conductor phase shifter of claim 1 of this invention is equipped with the impedance adjustable circuit which comes to use an impedance adjustable semiconductor device with bias voltage, and a bias means to impress bias voltage to the above-mentioned semiconductor device. Moreover, the semi-conductor phase shifter of claim 2 of this invention An end is connected to the first output terminal and second output terminal of a hybrid circuit and the above-mentioned hybrid circuit, respectively. It becomes by the parallel connection of the first branch which has impedance adjustable a semiconductor device and a capacitor with bias voltage, and the second branch which has an impedance adjustable semiconductor device and resistance with bias voltage. It has the impedance adjustable circuit where the first branch of the above becomes equivalent [a capacitor and the second branch] to the above-mentioned resistance in the state of the bias which makes the above-mentioned semiconductor device low impedance, and a bias means to impress bias voltage to the above-mentioned semiconductor device. In the semi-conductor phase shifter to which the semi-conductor phase shifter of claim 3 of this invention comes electrically to connect the impedance adjustable circuit which comes to use an impedance adjustable semiconductor device for the first output terminal and second output terminal of a hybrid circuit with bias voltage, respectively It has a bias means to impress bias voltage to the gate electrode of the above-mentioned field-effect transistor, using the field-effect transistor which grounded one electrode other than a gate electrode as the above-mentioned semiconductor device, and a capacitor is connected with the drain of the above-mentioned field-effect transistor between the sources.

[0009]

[Function] In invention of claim 1, it is a high frequency, and since series loading of the inductive reactance is carried out to a capacitive reactance, the variability region of a theoretic reflective phase is expandable to 360 degrees from 180 conventional degrees. Consequently, reduction of the amount of phase shifts in a high frequency can be pressed down, and broadband-ization can be attained. Moreover, in the condition that a phase is comparatively overdue, by loading resistance in an impedance adjustable circuit and juxtaposition, the impedance in this condition falls and a phase is further overdue in invention of claim 2. Consequently, reduction of the amount of phase shifts can be pressed down in the low large frequency of the effect by this resistance loading, and broadband-ization can be attained. Moreover, in invention of claim 3, as a result of the small small field-

effect transistor of an unnecessary parasitism reactance becoming usable, the engine performance good to a high frequency is realizable.

[0010]

[Example] Example 1. drawing 1 is the circuitry Fig. showing one example of this invention. The circuit 9 which carries out parallel connection of an inductor 7 and the first capacitor 8, and becomes so that inductive reactance may be presented is connected to the first output terminal 2 and second output terminal 3 of a hybrid circuit 1, such as a tie way type hybrid. The drain of the first field-effect transistor 11 is further connected to the above-mentioned circuit 9 through the second capacitor 10. The source of the first field-effect transistor 11 is grounded, and is the configuration of impressing bias to the gate through a bias circuit (not shown). Here, it consists of a circuit 9, the second capacitor 10, and the first field-effect transistor 11, and the circuit loaded in the first output terminal 2 and second output terminal 3 is called the reflective phase shift adjustable circuit 12.

[0011] Next, actuation is explained. Drawing 2 and drawing 3 are the representative circuit schematics for explaining to drawing 1 actuation of the semi-conductor phase shifter in which circuitry was shown. By changing the bias voltage impressed to the gate of the first field-effect transistor 11 to 0V and pinch off voltage, between the drain of the first field-effect transistor 11 and the source can be changed to resistance and a capacitor. This resistance and a capacitor are expressed as R_a and calcium, respectively. Here, since this resistance can be disregarded supposing the magnitude of Resistance R_a is small enough compared with the impedance which the second capacitor 10 presents, you may think that the second capacitor 10 is grounded directly. Therefore, when impression bias is 0V, the second capacitor 10 is loaded in a circuit 9. On the other hand, when impression bias is pinch off voltage, the second capacitor 10 and the equivalent capacitor calcium which the first field-effect transistor 11 presents are loaded in a serial in a circuit 9. Consequently, by changing the impression bias to the first field-effect transistor 11, the reflective phase adjustable circuit 12 loaded in the first output terminal 2 and second output terminal 3 can function as an impedance adjustable circuit, and can change the phase of a phase shifter.

[0012] Subsequently, the effectiveness of a circuit 9 is described. A continuous line shows the frequency characteristics of the reactance of the circuit 9 which carried out parallel connection of the capacitor to the inductor to drawing 4 $R > 4$, and a broken line shows the frequency characteristics of the reactance of an inductor simple substance to it. The inside F_r of drawing is the resonance frequency of a circuit 9. Big inductive reactance can be realized on the comparatively high frequency near the F_r , without making most inductive reactance in a low frequency increase by using a circuit 9. If the second capacitor 10 and first field-effect transistor 11 are chosen as it supposes that it is the same as that of the capacity of C1 which showed the capacity of the second capacitor 10 in the conventional example here and is the same as that of the capacity of C2 which showed the series capacitance of the second capacitor 10 and Capacitor calcium in the conventional example, the circuit shown in drawing 2 and drawing 3 can be expressed in the circuit shown in drawing 5. As an example, the reflection coefficient of the reflective phase adjustable circuit 12 at the time of choosing a circuit constant in this way is shown in drawing 6. In the center frequency of a band, since the inductive reactance loaded in a serial by the circuit 9 is small, reflection coefficients γ_{11} and γ_{22} become almost the same as that of the former. On the other hand, in a high region, comparatively big inductive reactance is loaded in a serial at the capacitive reactance which C1 and C2 present. The case where the value of an inductor 7 and the first capacitor 8 is chosen here as reflection coefficient γ_{11h} in the condition of C1 loading was made into inductivity and it became capacitive about reflection coefficient γ_{22h} in the condition of C2 loading is shown in drawing 6. As a result of the phase change range of γ_{11h} becoming 180 degrees or more, reduction of the amount of phase shifts is pressed down and the amount of phase shifts comparable as center frequency is obtained also in a high region. In addition, when [both] a frequency becomes still higher, as a result of the reflection coefficient in both the conditions of C1 loading and C2 loading becoming inductivity, the amount of phase shifts decreases again, the first output terminal 2 and second output terminal are opened in the resonance frequency of a circuit 9, and the amount of phase shifts serves as zero. Therefore, as shown in the example of drawing 7, the frequency characteristics of the amount of phase shifts of the phase shifter by this invention turn into

bimodal, and serve as a broadband compared with the case of monophasic [conventional].

[0013] Example 2. drawing 8 is the circuitry Fig. showing one example of the semiconductor phase shifter which improved the low-pass property by this invention. The drain of the first electric-field transistor 11 is connected to the first output terminal 2 and second output terminal 3 of a hybrid circuit 1 through the second capacitor 10. The source of the first field-effect transistor 11 is grounded, and is the configuration of impressing bias to the gate through a bias circuit (not shown). The drain of the second field-effect transistor 14 is further connected to the first output terminal 2 and second output terminal 3 of a hybrid circuit 1 through the first resistance 13 shown by R1. The source of the second field-effect transistor 14 is grounded, and is the configuration of impressing bias to the gate through a bias circuit (not shown) further. The reflective phase adjustable circuit 12 is constituted by the second capacitor 10, the first resistance 13, the first field-effect transistor 11, and the second field-effect transistor 14.

[0014] Next, actuation is explained. Drawing 9 is a representative circuit schematic for explaining the actuation of a circuitry Fig. shown in drawing 8. As stated previously, the first field-effect transistor 11 and the second field-effect transistor 14 change to a capacitor and resistance according to the impression bias to the gate, and this resistance is so small that it can be disregarded about change of the amount of phase shifts. Therefore, supposing the capacity which the second field-effect transistor 14 by which a series connection is carried out to the first resistance 13 shown by R1 presents is small, the second field-effect transistor 14 can be considered to be an ideal switch. If it follows, for example, the second capacitor 10 and first field-effect transistor 11 are made the same as that of the thing in explanation of drawing 5, the reflective phase adjustable circuit 12 loaded in the first output terminal 2 and second output terminal 3 can be switched to a capacitor C1, the parallel circuit of resistance R1, and a capacitor C2 by changing the impression bias to the gate of the second field-effect transistor 14.

[0015] Subsequently, the effectiveness of the first resistance 13 is described. The reflection coefficient of the circuit which carried out parallel connection of the resistance R1 is united with the reflection coefficient of only a capacitor C1, and is shown in a capacitor C1 at drawing 10. Inside of drawing, and γ_{1L} , γ_{2L} and γ_{3L} . It is the reflection coefficient which the parallel circuit of C1, C2, and C1 and R1 presents in low-pass, respectively. Moreover, γ_1 , γ_2 , and γ_3 are reflection coefficients which the parallel circuit of C1, C2, and C1 and R1 presents in center frequency, respectively. Reflection coefficient γ_{3L} of the circuit which carried out parallel connection of C1 and R1 since the impedance which a capacitor C1 presents on low-pass was comparatively large. Greatly in response to the fact that the effect of R1, compared with the case of only a capacitor C1, a phase is overdue. Consequently, the amount of phase shifts increases compared with the case where there is no resistance R1. On the other hand, in center frequency, since the impedance which a capacitor C1 presents becomes small, the impedance of the circuit which carried out parallel connection of C1 and R1 becomes dominant [the impedance which a capacitor C1 presents], and the effect of resistance R1 becomes small relatively. Consequently, the reflection coefficient γ_3 of the above-mentioned parallel circuit becomes almost the same as that of γ_1 , and that of change of the amount of phase shifts by resistance R1 is small. Furthermore, in a high region, since the effect of resistance R1 becomes still smaller, the amount of phase shifts becomes almost the same as that of the case where there is no resistance R1. Therefore, as shown in drawing 11, the low-pass amount of phase shifts becomes large, and the amount property of phase shifts of the phase shifter by this invention can attain broadband-ization compared with ** and the former as the amount change of phase shifts is loose.

[0016] In the example 3. above-mentioned example 1, the reflective phase adjustable circuit 12 showed the configuration which comes to carry out series connection of a circuit 9, the second capacitor 10, and the first field-effect transistor 11. However, as shown not only in this but in drawing 12, it is good also as a configuration which increases the degree of freedom of a capacity setup of the first field-effect transistor 11 as a configuration which connects the third capacitor 15 to juxtaposition further to the first field-effect transistor 11.

[0017] Example 4. and the above-mentioned example 1 showed the configuration which carried out series connection of the second capacitor 10 and the first field-effect transistor 11.

However, as shown not only in this but in drawing 13 and drawing 14 , it is good also as a configuration which connects the fourth capacitor 16 to juxtaposition further, makes usable the first field-effect transistor 11 of the small small configuration of an unnecessary parasitism reactance, and can realize the good engine performance to a high frequency.

[0018] Although the reflective phase adjustable circuit 12 showed the configuration which comes to carry out series connection of the second capacitor 10 and the first field-effect transistor 11 in example 5. and the above-mentioned example 1 As shown not only in this but in drawing 15 , to the first field-effect transistor 11 as a configuration which connects the second resistance 17 to juxtaposition further It is good also as a configuration which makes small loss fluctuation at the time of changing the bias impressed to the gate of the first field-effect transistor 11, and changing to resistance and a capacitor.

[0019] In addition, although the above-mentioned example 3, the example 4, and the example 5 showed the example of application to the semi-conductor phase shifter which improved the high region property shown in the example 1, it cannot be overemphasized that it is applicable not only to this but the semi-conductor phase shifter which improved the low-pass property shown in the example 2.

[0020]

[Effect of the Invention] Since it considered as the configuration by which series loading of the inductive reactance is carried out to a capacitive reactance and the variability region of a theoretic reflective phase shift was expanded to 360 degrees from 180 conventional degrees according to invention of claim 1 as mentioned above, the broadband semi-conductor phase shifter with which reduction of the amount of phase shifts in a high region frequency was controlled can be obtained. Moreover, since it considered as the configuration which the impedance of the impedance adjustable circuit in a low-pass frequency is reduced with resistance loading, and delays a phase further according to invention of claim 2, the broadband semi-conductor phase shifter with which reduction of the amount of phase shifts in a low-pass frequency was controlled can be obtained. Furthermore, since it considered as the configuration which enables use of the small small field-effect transistor of an unnecessary parasitism reactance according to invention of claim 3, the semi-conductor phase shifter equipped with the engine performance good to a high frequency can be obtained.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the circuitry Fig. of the example 1 of this invention.

[Drawing 2] It is a representative circuit schematic for explanation of the example 1 of this invention of operation.

[Drawing 3] It is a representative circuit schematic for explanation of the example 1 of this invention of operation.

[Drawing 4] It is a reactive characteristic Fig. for explanation of the example 1 of this invention of operation.

[Drawing 5] It is a representative circuit schematic for explanation of the example 1 of this invention of operation.

[Drawing 6] It is the property Fig. showing the reflection coefficient of the reflective phase adjustable circuit of the example 1 of this invention.

[Drawing 7] It is the property Fig. showing the amount of phase shifts of the example 1 of this invention.

[Drawing 8] It is the circuitry Fig. of the example 2 of this invention.

[Drawing 9] It is a representative circuit schematic for explanation of the example 2 of this invention of operation.

[Drawing 10] It is a property Fig. to show the effectiveness of loading resistance of the example 2 of this invention.

[Drawing 11] It is the property Fig. showing the amount of phase shifts of the example 2 of this invention.

[Drawing 12] It is the circuitry Fig. of the example 3 of this invention.

[Drawing 13] It is the circuitry Fig. of the example 4 of this invention.

[Drawing 14] It is the circuitry Fig. showing application in the example 3 of the example 4 of this invention.

[Drawing 15] It is the circuitry Fig. of the example 5 of this invention.

[Drawing 16] It is the circuitry Fig. of the conventional semi-conductor phase shifter.

[Drawing 17] It is a representative circuit schematic for explanation of the conventional semi-conductor phase shifter of operation.

[Drawing 18] It is a property Fig. for explanation of the conventional semi-conductor phase shifter of operation.

[Drawing 19] It is a property Fig. for explanation of the conventional semi-conductor phase shifter of operation.

[Drawing 20] It is the property Fig. showing the amount of phase shifts of the conventional semi-conductor phase shifter.

[Description of Notations]

1 Hybrid Circuit

2 First Output Terminal

3 Second Output Terminal

4 Varactor Diode

5 Input Terminal

6 Third Output Terminal

7 Inductor

8 First Capacitor

9 Circuit
10 Second Capacitor
11 First Field-effect Transistor
12 Reflective Phase Adjustable Circuit
13 First Resistance
14 Second Field-effect Transistor
15 Third Capacitor
16 Fourth Capacitor
17 Second Resistance

[Translation done.]

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.